

ビッグデータの膨大な処理を高速かつ低消費電力に行うため人間の脳の仕組みを固体素子として具現化する Neuromorphic core の研究開発を行っている。2011 年に 256 ニューロンを有した第一世代のデバイスを発表し、2014 年の第二世代では 100 万ニューロンに拡張したデバイスを開発した。このデバイスは動画認識を 70mW という低消費電力で行える。

今後更にニューロン数、シナプス数を増やすが、問題となるのがデバイス間接続を実現する実装技術である。仮にネズミの脳の視覚部を人間のその比率と同じと仮定すると約 70 万ニューロン、70 億シナプスで構成されると見積もれるが、これを 10mm 角のデバイスに 10  $\mu\text{m}$  ピッチの入出力端子で実現すると、それを実装するインターポージャーは配線幅 1  $\mu\text{m}$  以下の信号層が 6 層必要となり、現在のプリント配線板技術ではその密度に及ばない。

一方、このデバイスをフリップ・チップ実装するためには、10  $\mu\text{m}$  ピッチの端子形成および接合技術が必要である。IBM では溶融はんだを射出することではんだバンプを形成する IMS(Injection Molded Solder)技術を開発した。この技術は現在のバンプ形成技術を置き換えるもので低コストかつはんだ組成の選択幅が広い。特に 10  $\mu\text{m}$  ピッチの入出力端子の接合では部材の CTE 差による接合不良を避けるために低温での接合が必要とされる。IMS 技術は低温はんだを射出でき、現在狭ピッチ対応を進めている。IMS 技術は TSV の穴埋めも可能で、IBM が開発した ViaS(Vertical integration after Stacking)は複数の Wafer を積層後に貫通穴を開け、IMS 技術により Wafer 間の電氣的接続を一括に行う事ができる。低コスト化が要求される三次元実装への応用と Neuromorphic デバイス実装のため更なる高密度化への対応を進めている。