

# ビア底部の結晶連続性に与える無電解銅めっきプロセスの影響

奥野製薬工業株式会社 総合技術研究部 本間秀和

近年では電子機器等の小型・高性能化は加速度的に進み、半導体パッケージでも 2.1D 実装や PLP (Panel Level Package) などの高密度化への取り組みが活発化している。また、層間を接続するマイクロビアではビア径が 10  $\mu\text{m}$  以下になることが報告されている。ビアの小径化により、内層銅とめっき層との接合面積も減少するため、ビア底部における接続信頼性の確保が課題となる。

ビア底部は内層銅上にシード形成のための無電解銅めっき、導体形成のための電気銅めっきの順で銅皮膜が積層される。従来のプロセスでは内層銅と無電解銅めっき皮膜の境界で結晶方位に差が生じ、この境界部分を起点に耐熱試験などで剥離が起こり、接続信頼性の低下原因となる。従って、ビア底部の内層銅と銅めっき皮膜の結晶方位を揃えることで接続信頼性の向上が期待できる。しかしながら、従来の無電解銅めっきでは、膜厚増加に伴い無電解銅めっき皮膜自体が持つ成長方向が優先され、エピタキシャルな方位関係は消失する。そのため、内層銅に対するエピタキシャルな方位関係は膜厚が極めて薄い場合においてのみ得られるが、単純に無電解銅めっきを薄膜化すると、つきまわり性の低下や膜抵抗の上昇による電気銅めっき時の不具合が発生する。

我々はニッケルイオンを含まない無電解銅めっき浴を使用することで、薄膜時の電気伝導性を確保し、無電解銅めっき皮膜上における自己触媒反応を抑制することで、薄膜時においても優れたビアつきまわり性を得ることに成功した。これによりビア底部でエピタキシャルな成長が得られ、接続信頼性の向上を達成した。

以上